

科名：電子情報技術科

訓練科目の区分		授業科目名	必須・選択	開講時期	単位	時間/週
教育訓練課程	専門課程	ファームウェア実習	必須	5期	2	4
教科の区分	専攻実技					
教科の科目	ファームウェア製作実習					
担当教員		内線電話番号	電子メールアドレス		教室・実習場	
授業科目に対応する業界・仕事・技術						
HDLを用いたデジタル回路の設計・製作にかかわる部門に従事するために必要な基礎知識です。						
授業科目の訓練目標						
授業科目の目標	No	授業科目のポイント				
CPLD等を用いたデジタル回路の開発環境を学習し、集積されたデジタル回路設計技法について習得します。	①	集積回路開発環境を用いて回路図作成ができる。				
	②	集積回路開発環境を用いて基本論理回路が設計できる。				
	③	VHDL構文の記述ができる。				
	④	VHDLを用いた階層設計ができる。				
	⑤	VHDLを用いた同期回路の設計ができる。				
	⑥	VHDLを用いたカウンタ回路の設計・製作ができる。				
	⑦	VHDLを用いたシフトレジスタの設計・製作ができる。				
	⑧	VHDLを用いた7セグメント・レコーダの設計・製作ができる。				
	⑨	VHDLを用いたデジタル時計の設計・製作ができる。				
	⑩	VHDLを用いた応用回路の設計・製作ができる。				

授業科目受講に向けた助言	
予備知識・技能技術	「ファームウェア技術」の講義内容をよく復習しておいて下さい。
授業科目についての助言	CPLDは、ディジタル回路の部品点数を大幅に低減させることのできる、ひしように有用なデバイスです。この授業では、CPLDに適した記述言語（VHDL）を用いて、ディジタル回路を構築していきますので、プログラミング中心の実習になりがちです。そのため、とすれば基本的な電子回路としての実装技術や計測技術を忘れ、重要な現象を見落とす危険性も含んでいます。あくまでもハードウェアを設計しているのだという心構えが大切です。
教科書および参考書(例)	教科書：自作テキスト
授業科目の発展性	

評価の割合(例)								
指標・評価割合	評価方法	試験	小テスト	レポート	制作物	成果発表	その他	合計
		0	0	0	80	0	20	
評価割合	授業内容の理解度				40			
	技能・技術の習得度				30			
	コミュニケーション能力							
	プレゼンテーション能力							
	論理的な思考力、推論能力				10			
	取り組む姿勢・意欲							
	主体性・協調性				10			

回数	訓練の内容	運営方法	訓練課題 予習・復習
1週	1. ガイダンス (1) シラバスの提示と説明 (2) 安全作業について 2. 開発環境と設計 (1) 開発環境 ① 回路図による設計	実習	回路図によるデジタル回路設計について予習して下さい。
2週	② 基本論理回路の設計	実習	回路図による設計について整理するとともに、基本論理回路の設計について予習して下さい。
3週	(1) HDLによる回路設計 ① VHDL構文の基本と記述方法 ② 階層設計、同期回路設計	実習	基本論理回路の設計について整理するとともに、VHDL構文の基本と記述方法および階層設計、同期回路設計について予習して下さい。
4週	③ カウンタ回路の設計 ④ シフトレジスタの設計	実習	VHDL構文の基本と記述方法および階層設計、同期回路設計について整理するとともに、カウンタ回路の設計およびシフトレジスタの設計について予習して下さい。
5週	(5) 7セグメント・デコーダの設計 (6) デジタル時計の設計 (7) その他回路の設計	実習	カウンタ回路の設計およびシフトレジスタの設計について整理するとともに、7セグメント・デコーダの設計、デジタル時計の設計、その他回路の設計について予習して下さい。
6週	4. 順序論理回路の実装 (1) カウンタ回路の製作	実習	7セグメント・デコーダの設計、デジタル時計の設計、その他回路の設計について整理するとともに、カウンタ回路の製作について予習して下さい。
7週	(2) シフトレジスタの製作	実習	カウンタ回路の製作について整理するとともに、シフトレジスタの製作について予習して下さい。
8週	(3) 7セグメント・デコーダの製作	実習	シフトレジスタの製作について整理するとともに7セグメント・デコーダの製作について予習して下さい。
9週	(4) デジタル時計の製作	実習	7セグメント・デコーダの製作について整理するとともに、デジタル時計の製作について予習して下さい。