

フォワード型スイッチング電源の製作とノイズ解析

庄林雅了^{*1}, 東 正登^{*2}

本実習では、プリント基板設計を主な業務とする株式会社トータスと「パワー回路基板におけるフロントローディング・ノイズ対策手法の確立」の共同研究の関連テーマとして位置づけ、トランジスタを用いたフォワード型スイッチング電源を題材にして、ノイズを考慮したパターン設計や基板製作、電圧や電流の測定、近傍磁界の測定、各部品のインピーダンス測定による部品モデルの作成、リンクギングによるノイズの解析を行ったので報告する。

Keywords : スイッチング電源, ノイズ, インピーダンス, リンギング.

1. 緒言

電源等のパワー回路基板の従来設計では「どうなるかわからないから試作して評価検討」であるが、熱やノイズであるサージ、EMI(Electro-Magnetic Interference)などが決められた値に入らず苦労することになる。特に製品試験段階で問題が発覚すると対策のためのコストと納期で問題が発生する。

そこで、徹底した解析とシミュレーションを設計段階で行い、損失はもちろんノイズを前工程で予測するフロントローディングを実施することが重要であるが、企業の現場では実施されていないケースが多い。フロントローディングの必要性を示すためには、シミュレーションや解析、実験に基づいたノウハウの蓄積が必要である。また、高密度・高速回路を搭載したプリント基板においては、実装するICパッケージ、その中の半導体チップの設計を協調して行うことが必要不可欠になってくる。

そこで、本稿では产学連携の共同研究テーマとして、ノイズ解析モデリングが殆ど適用されていないトランジスタを用いたフォワード型スイッチング電源をモチーフに、パターン設計・電源評価基板製作、電圧・電流の実測波形測定、近傍ノイズの測定結果をもとに、ノイズ対策シミュレーション手法について検討した。

したがって、スイッチング電源の主要特性同様、ノイズ特性解析も事前に予測することがポイントになってくる。しかし、電源回路に主要部品のシミュレーションモデルが公開されていない状況にある[1]。そのため、本稿では通常、高周波測定で使用するネットワークアナライザで各部品のSパラメータを測定し、そのインピーダンス特性からSPICE等価回路モデルを作成し、ノイズ評価と考察を実施した。

2. スイッチング電源回路とノイズ発生原因

評価基板で製作したフォワード型スイッチング電源の回路概略図を図1に示す。入力電圧DC100Vを巻き線比100:32のトランジスタで32Vに降圧、パルス波の出力電圧を電源ICでL1とCで平滑し出力電圧DC12Vを負荷側に供給する[2]。出力電圧は制御回路にフィードバックされErrorAmpで比較し、パルス幅変調により一定の電圧を出力する。スイッチング電源の課題の一

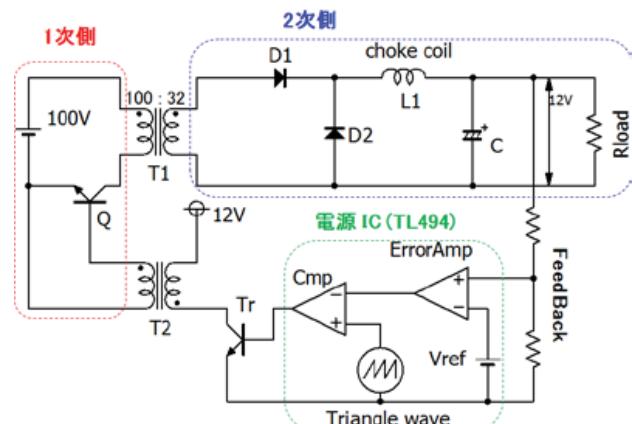


図1 フォワード型スイッチング電源回路の概略図

つとして、ノイズが伝播、放射され周りの電子機器に悪影響を与えてしまう恐れがある。主原因是、トランジスタT1の漏れインダクタンスとスイッチング用ダイオードD2の寄生キャパシタンスの直列共振である。また、プリント配線基板のパターン設計によっても、放射ノイズ特性が違ってくる。スイッチング周波数が数十KHzの電源でも、数十MHz以上の高周波ノイズが伝搬するケースもある。

したがって、スイッチング電源の主要特性同様、ノイズ特性解析も事前に予測することがポイントになってくる。しかし、電源回路に主要部品のシミュレーションモデルが公開されていない状況にある。そのため、本稿では通常、高周波測定で使用するネットワークアナライザで各部品のSパラメータを測定し、そのインピーダンス特性からSPICE等価回路モデルを作成し、ノイズ評価と考察を実施した。

3. 電源基板のパターン設計の違いによるノイズ検証

電源回路・搭載部品は同じでプリント基板の配線が異なる二種類の基板を製作し、それぞれ近傍界測定装置を使用して、ノイズ分布の測定結果を比較した。両方とも二層基板で基板厚は1.6mmである。図2に示す電源基板-Aは表面のみで細い配線でループ状になっているため、アンテナが形成されて、基板サイズも大きい。そのため、9MHz付近における磁界分布において110dB μ V以上の赤色部分である磁界強度の最も高い箇所が広範囲にわたって分布している。図3の電源基板-Bではグラウンドを裏面にし、ベタGNDをとり、

*1 生産電子情報システム技術科

*2 電子情報技術科

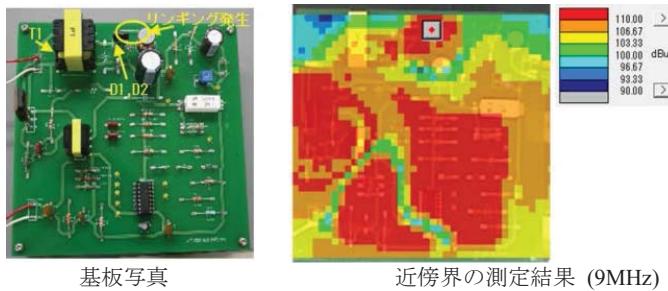


図 2 電源基板-A

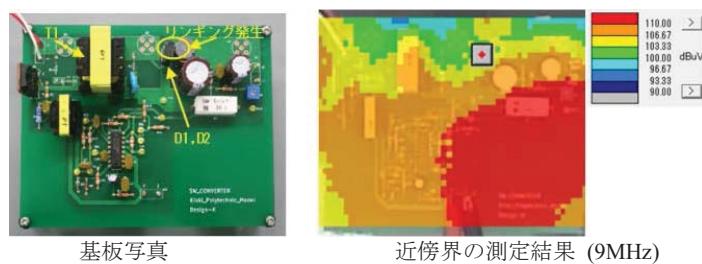


図 3 電源基板-B

アンテナにならないようにした。また、無駄に細くて長いパターンを無くし、基板サイズも小さくし、基板の寄生容量が少ないパターン設計に変更した。その結果、ノイズ周波数は同じであるが、ノイズ強度・伝搬は改善されたことを確認した。

4. 実測によるトランスの等価回路モデル作成

トランスは交流電圧・電流を磁気エネルギーに変換し、再び交流電圧・電流に変換する。1次側、2次側の巻き数比を変えることにより電気的に絶縁された任意の電圧・電流を得ることができる。スイッチング電源でも一番重要な部品でノイズが影響するにもかかわらず、等価回路モデルが製造メーカーからほとんど提供されていない。今回採用したトランスも巻き線比しか情報が入手できなかった。したがって、等価回路を求めるために、図4のようにトランスの1次・2次側にSMAコネクタを予め電源評価基板に実装し、ネットワークアナライザでSパラメータが測定できるようにセットアップした。また、トランスの漏れインダクタンスが正確に測定できるよう、一次側のスイッチになるトランジスタのコレクタ・エミッタ間をショートさせループを形成した。2次側はパターンでループが形成されている。

トランスの等価回路は図5と定義し、図6に示すとおり、各パラメータを測定したSパラメータから計算したインピーダンスとフィッティングさせ、表1に示すパラメータを算出した。図中の実線は実測、点線は等価回路のシミュレーション結果である。使用したネットワークアナライザでは100KHz以下が測定できないため、100KHzでのインピーダンスをフッティングさせ、シミュレーションではほぼ一定となっている10KHzでのインダクタンス値とした(図7)。1次/2次側の巻き線比とインダクタンス比は、式(1)より式(2)となり、正しいインダクタス値が抽出できている。

また、寄生キャパシタンスC1・C2・C3もインピーダンスから計算したキャパシタンス特性(図8)がほぼ一致するパラメータにチューニングした。

$$\sqrt{\frac{L_1}{L_2}} = \frac{N_1}{N_2} \quad (1)$$

$$\sqrt{\frac{11m}{1.1m}} = \frac{100}{32} = 3.1 \quad (2)$$

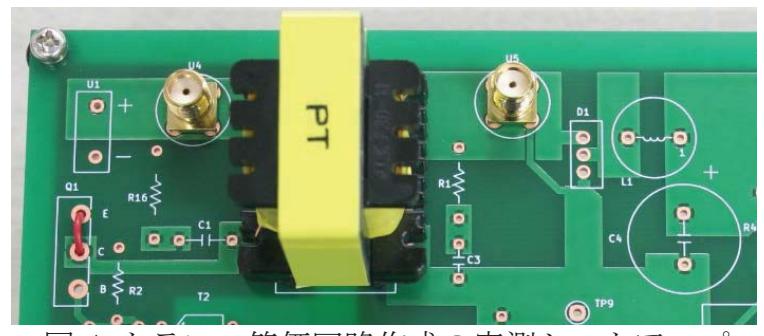
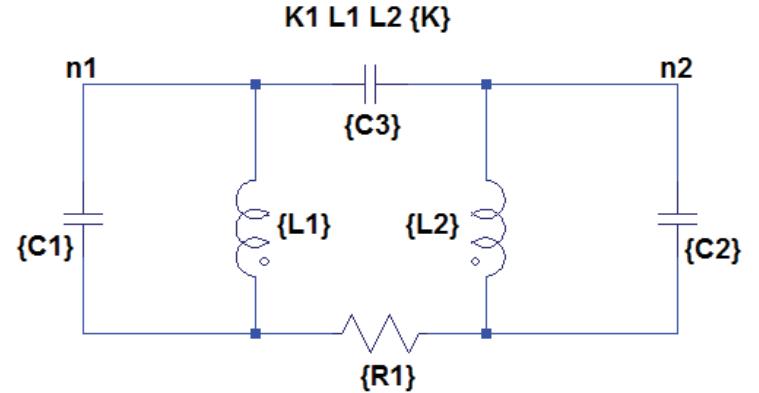


図 4 トランス等価回路作成の実測セットアップ



.ac dec 100 10k 100meg

図 5 トランス等価回路

表 1 トランス等価回路の各パラメータ抽出

変数	位置	パラメータ	実測値からのフィッティング
L1	1 st	自己インダクタンス	11.0mH
L2	2 nd	自己インダクタンス	1.1mH
C1	1 st	寄生キャパシタンス	70pF
C2	2 nd	寄生キャパシタンス	7pF
C3	1st/2nd	寄生キャパシタンス	77pF
R1	1st/2nd	絶縁抵抗	100kΩ
K	1st/2nd	結合係数	0.999

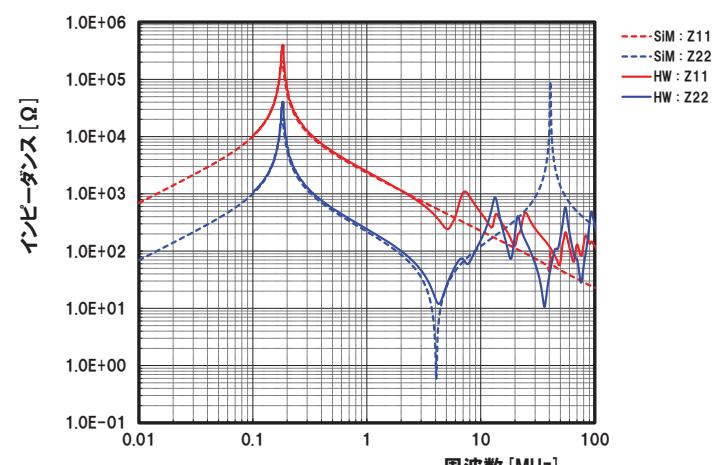


図 6 インピーダンスの比較：実測 vs. 等価回路

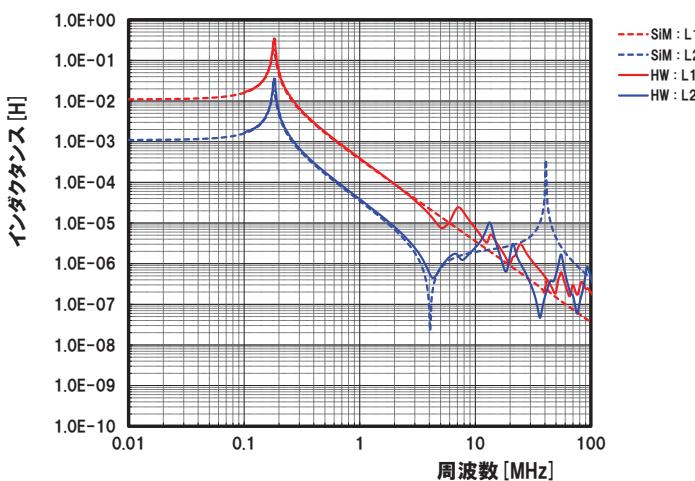


図 7 インダクタンス値の抽出：実測 vs.等価回路

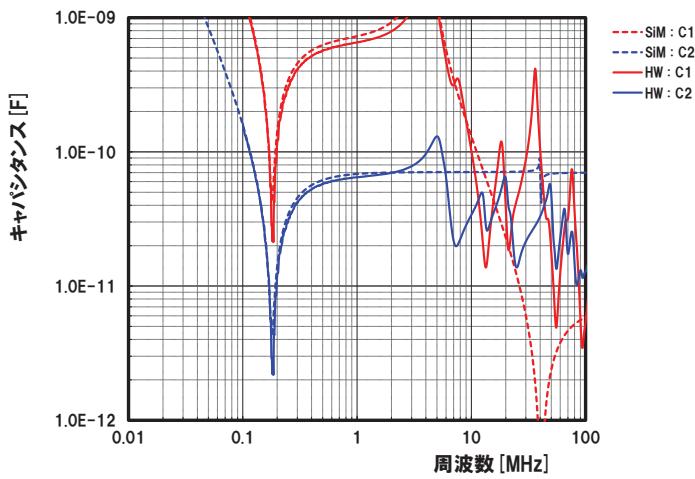


図 8 キャパシタンス値の抽出：実測 vs.等価回路

次に、2次元電磁界シミュレータを使って、プリント基板の配線とビアの寄生成分がインピーダンス特性にどの程度の影響を及ぼすかを確認した。図 9 に検証モデルを示す。

トランス等価回路は、図 5・表 1 と同じに設定してモデルに取り込んだ。図 10 が、シミュレーション結果(点線)と実測(実線)との比較である。プリント基板の寄生成分の影響で、若干、低周波数側にシフトした。トランス等価回路を更にチューニングすることで一致させることができるが、ノイズ解析モデルでは同じモデルで考察する。

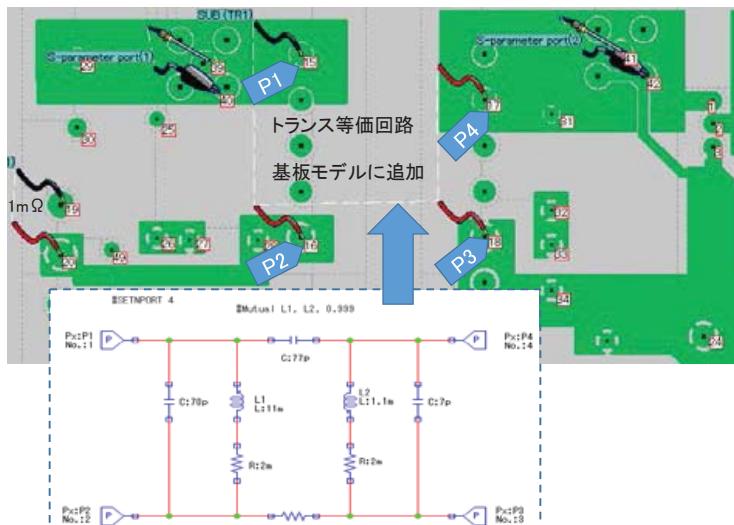


図 9 電磁界シミュレーションでの検証モデル
: SNAP-PCB Suite

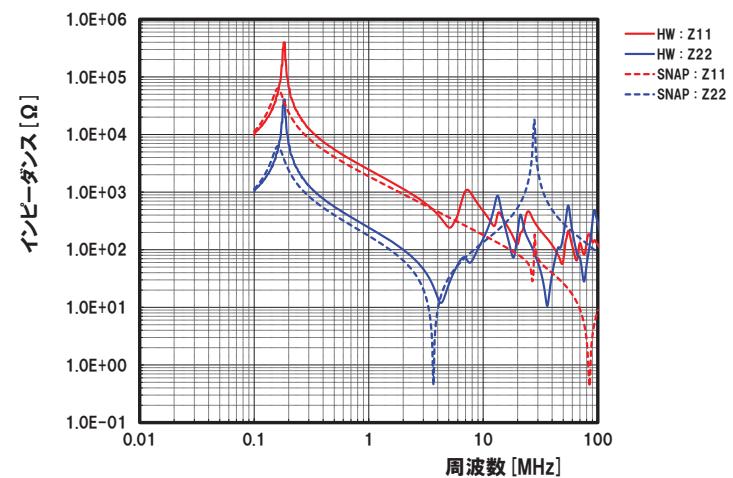


図 10 電磁界シミュレーション結果と実測との比較

5. 電源回路モデルの作成とノイズ特性の考察

図 11 は LTspice で作成した電源解析モデルである。トランジスタ以外の受動部品も同様の手法で S パラメータをネットワークアナライザで測定し、インピーダンス特性から等価回路を導出した。ダイオード D1・D2 はモデルが公開されているメーカ型番を実装した。1 次側のトランジスタ Q は単純なスイッチモデルを使用し、図 12 に示す電流波形モニタ用改造基板を作成し、S1 のスイッチの簡略化モデルで図 13 に示す実測波形とシミュレーション波形が一致するようにチューニングした。電源 IC (TL494) は、モデルが公開されていないため、PWM 制御を考慮したシミュレーションができない。ノイズ解析が目的であるため、Q の ON/OFF Duty を調節して、出力電圧 12V が出るように調整した。

図 14 は 2 次側の SMA コネクタで測定した電圧波形と S パラメータから変換したインピーダンス特性の実測結果である。リンギングの周期 8.6MHz とインピーダンスのピークとなる反共振周波数が、ほぼ一致した結果となった。

図 15 はそれぞれの実測に対応するシミュレーション結果である。インピーダンス特性は、電磁界シミュレータ S-NAP PCB Suite から算出した。実測と比べて若干のオフセットがみられるが、良く似た傾向を示している。

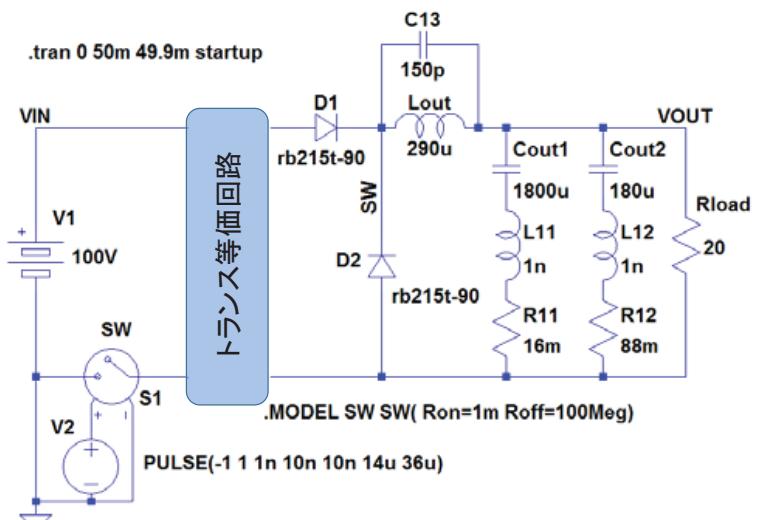


図 11 ノイズ解析モデル: LTspice



図 12 電圧・電流モニタ用電源-B の改造基板

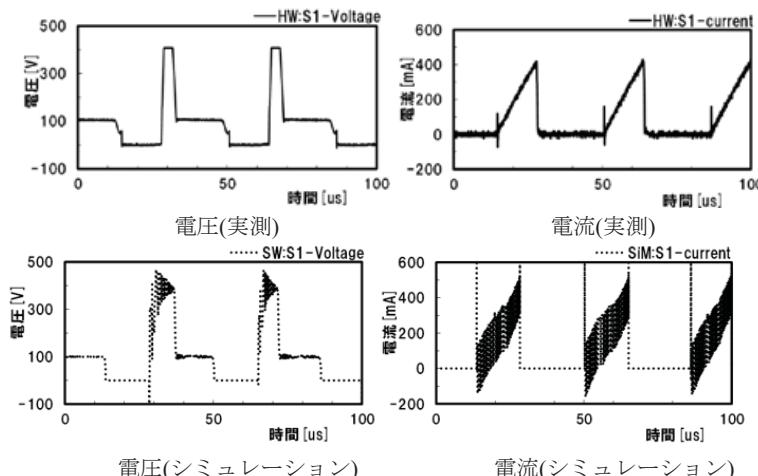
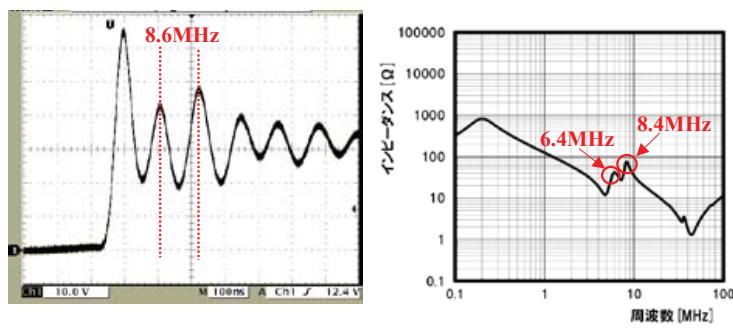


図 13 一次側トランジスタ(Q) の電圧・電流波形
: 実測 vs. シミュレーション



SW ノードのリング波形
図 14 二次側 SW ノードでの実測結果

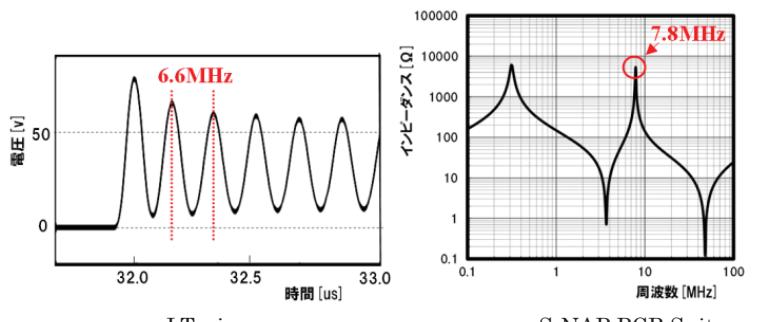


図 15 二次側 SW ノードでのシミュレーション結果

反共振している要素を調べるために、図 4 の基板に T1 と D1 および D2 を実装した。他の部品は未実装の状態で T1 の 1 次側と 2 次側をネットワークアナライザで測定した。S22 パラメータからインピーダンスを求めた結果、2 次側への漏れインダクタンスは $1.6\mu\text{H}$ となった。図 5 のトランジスタ等価回路における結合係数

K で調整することになる。本電源基板では 2 次側のインダクタンス 1.1mH の約 0.1%に相当するため、結合係数 $K = 0.999$ に設定した。

図 14、図 15 に示すインピーダンス特性で数 MHz 付近の右肩上がり部は、漏れインダクタンスの影響である。漏れインダクタンスが 2 次側の D2 の静電容量と共に共振し、リングингに影響していることがわかる。非絶縁型スイッチング電源の場合は、漏れインダクタンスが存在しないため、配線のインダクタンス成分(数 nH)が反共振点の周波数に影響するが、漏れインダクタンスは数 μH で三桁大きいため、配線・パッケージのインダクタンス成分が周波数には影響しない。しかし、ノイズ放射・サージ電圧の観点からは、最小にすることが電源基板の設計において抑えるべき重要なポイントになる。

6. 結言

トランジスタを用いた絶縁型スイッチング電源のノイズ評価を目的に、回路図は同じでパターン設計が異なる二種類の基板を製作してノイズの根本原因について実測とシミュレーションから比較考察をおこなった。ノイズ対策適用基板では、近傍磁界分布において、対策前基板よりもノイズ強度の高い分布の範囲が小さくなつたことを確認した。また、ノイズ源であるリングングの発生原因を同定するために、各部品や基板のインピーダンスをネットワークアナライザで測定し、LTspiceにおいて部品モデルの作成およびシミュレーションによる解析を行つた。結果、漏れインダクタンスと D2 等の静電容量が共振し、リングングが発生していることを確認した。これらの考え方やシミュレーションの適用は、最新 CPU や FPGA の半導体が搭載された低電圧・大電流向けの電子製品では、パワーパッケージ技術として既に確立された技術である。しかし、インバータなどのパワー回路基板では、まだ定着していないため、本稿では絶縁型フォワード電源回路基板をモチーフに、実測データをベースにしたノイズ解析事例として報告した。まずは、主要部品のモデル整備から取り組んでいくことが重要となる。その中でも電源回路の要になるトランジスタのモデリングが、最も難しく、電源主要特性のみならず、ノイズ特性にも大きな影響を及ぼす。今後は近傍ノイズ測定結果を予測する電磁界シミュレーションのモデル構築を研究テーマとして活動を継続する。

謝辞

株式会社トータス高橋成正氏には、本課題を遂行するにあたって、多大なご指導いただきました。ここに心から感謝の意を表します。

文献

- [1] 高橋成正・ほか 2 名：“スイッチング電源のノイズ解析”，エレクトロニクス実装学会誌 Vol.14 No.4, pp.282-286, 2011.
- [2] 長谷川彰：“スイッチング・レギュレータ設計ノウハウ”, CQ 出版社, pp.141-142, 1985.

(2017 年 06 月 27 日提出)