

# HDLによるLSI開発技術

定員 10名  
受講料 8,500円/名

コース番号

実施時間

3D052

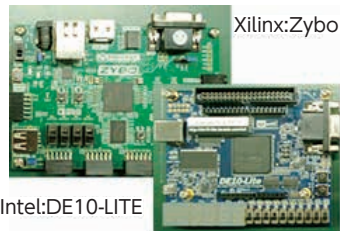
各日9:30~16:30

FPGA評価ボード (Xilinx:Zybo, Intel:DE10-LITE) を用いた実習を通して、Verilog-HDLによる回路記述やシミュレーション記述による設計手法を理解します。

段階的ステップアップセミナーの最初のコースとなります。

1. FPGA開発の概要
2. Verilog-HDLの基本構成
3. 階層設計
4. 総合実習 階層設計による16進アップダウンカウンタ

訓練内容




対象者

電子機器等の製造に従事する技能・技術者等であって、指導的・中核的な役割を担う者又はその候補者

主な使用機器

FPGA評価ボード：Xilinx:Zybo (Zynq搭載ボード)、  
または、Intel:DE10-LITE (MAX10搭載ボード)  
FPGA開発ツール：Vivado、または、Quartus Prime  
パソコン

持参品 筆記用具

オススメポイント  ステップ2：FPGAとは何か、何ができるのか…実習を通して知識と技術を習得します。