

# HDLによるLSI開発技術（ペリフェラル編）

定 員 10名

受講料 9,500円/名

コース番号

日 程

実施時間

3D011

[2日間]

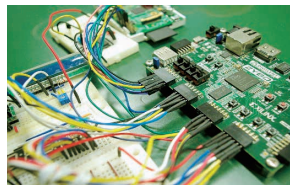
各日9:00～16:00

訓練内容

FPGA評価ボード（Xilinx：Zybo，Intel：DE10-LITE）を用いた実習を通して、Verilog-HDLによる回路記述やシミュレーション記述による設計手法を理解します。段階的ステップアップセミナーの4段階目のコースとなります。

1. 周辺機器の概要について
2. LCDコントローラ的设计実習
3. VGAコントローラ的设计実習
4. 総合実習

・作成した各種回路とマイコンを接続し利用する



対象者

電子機器等の製造に従事する技能・技術者等であって、指導的・中核的な役割を担う者又はその候補者

主な使用機器

FPGA評価ボード：Xilinx：Zybo（Zynq搭載ボード），  
または、Intel：DE10-LITE（MAX10搭載ボード）  
FPGA開発ツール：Vivado，または、Quartus Prime  
パソコン

持参品

筆記用具

オススメポイント



ステップ5：実践その2…表示装置の原理を理解し、表示装置のドライバ回路をFPGAで作成できるようになります。ラズパイとの連携も実習します。