

HDLによるLSI開発技術（ステートマシン編）

定 員 10名

受講料 9,500円/名

コース番号

日 程

実施時間

3D010

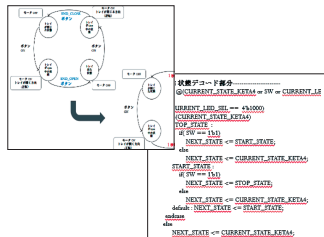
[2日間]

各日9:00～16:00

訓練内容

FPGA評価ボード（Xilinx：Zybo，Intel：DE10-LITE）を用いた実習を通して、Verilog-HDLによる回路記述やシミュレーション記述による設計手法を理解します。段階的ステップアップセミナーの3段階目のコースとなります。

1. ステートマシンにおける状態遷移部と状態デコード部の記述
2. ステートマシンを利用した回路実習
 - ・DVDドライブのモータ制御回路作成
3. ステートマシンを利用した応用回路実習



対象者

電子機器等の製造に従事する技能・技術者等であって、指導的・中核的な役割を担う者又はその候補者

主な使用機器

FPGA評価ボード：Xilinx：Zybo（Zynq搭載ボード），
または、Intel：DE10-LITE（MAX10搭載ボード）
FPGA開発ツール：Vivado，または、Quartus Prime
パソコン

持参品

筆記用具

オススメポイント



ステップ4：実践その1…DVDドライブの制御回路をFPGAで作成できるようになります。実践力が習得できるステップです。